



①9 **BUNDESREPUBLIK
DEUTSCHLAND**



**DEUTSCHES
PATENTAMT**

⑫ **Offenlegungsschrift**
⑩ **DE 197 51 139 A 1**

⑤1 Int. Cl.⁶:
G 09 G 3/20
G 09 F 9/30
G 09 F 9/35
H 04 M 1/00
// H04Q 7/32,7/14

⑦1 Aktenzeichen: 197 51 139.2
⑦2 Anmeldetag: 19. 11. 97
④3 Offenlegungstag: 4. 6. 98

③0 Unionspriorität:
758019 27. 11. 96 US

⑦1 Anmelder:
Motorola, Inc., Schaumburg, Ill., US

⑦4 Vertreter:
Dr. L. Pfeifer und Kollegen, 65203 Wiesbaden

⑦2 Erfinder:
Rader, Sheila M., Wildwood, Ill., US

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

Prüfungsantrag gem. § 44 PatG ist gestellt

⑤4 Anzeigesystem und Schaltung dafür

⑤7 Ein Anzeigesystem beinhaltet ein Anzeigepaneel (200), das eine Vollanzeigebildschirmfläche (303) hat, auf der Bilder zum Betrachten erzeugt werden können. Eine Bildsteuerungsschaltung (400, 501) steuert die Funktion des Anzeigepaneels so, daß in einem ersten Funktionsmodus, um Energie zu sparen, nur ein Teilanzeigefeld oder -fläche (305) angesteuert wird, um Bilder zu erzeugen, und in einem zweiten Funktionsmodus wird die Vollanzeigebildschirmfläche angesteuert, um Bilder zu erzeugen.

DE 197 51 139 A 1

DE 197 51 139 A 1

Gebiet der Erfindung

Die vorliegende Erfindung betrifft Anzeigen und im besonderen Schaltungen zur Steuerung des Signals, das an ein Anzeigepaneel angelegt wird.

Hintergrund der Erfindung

Anzeigesysteme wie Flüssigkristallanzeige (LCD) Systeme sind realisiert worden, indem sie eine zentrale Verarbeitungseinheit (CPU) nutzen, einen Anzeigepuffer und einen Anzeigetreiber, der ein Anzeigepaneel treibt. Für große Bildschirm-LCD-Anzeigen bewirkt die CPU, daß Daten von dem Anzeigepuffer kopiert werden und die Daten in einer Pixel-für-Pixel-Form an den Anzeigetreiber angelegt werden. Der Anzeigetreiber erzeugt eine Spannung am Anzeigepaneel, die die Pixel auf ihm so steuert, daß sie eine bestimmte Intensität und Abklingrate haben. Der Vorgang des Anlegens einer Spannung geschieht wiederholt zu zeitlich bestimmten Intervallen und ist in der Technik bekannt als das "Aufrischen der Anzeige".

Anzeigesysteme für kleine Paneele benötigen einen verhältnismäßig kleineren Anzeigepuffer als Systeme für größere Anzeigepaneele. Viele Systeme für kleine Anzeigepaneele beinhalten den Anzeigepuffer im selben integrierten Schaltkreis (IC) wie die Logikschaltung zur Steuerung des Anzeigepanels, ein solcher Puffer ist als ein interner Puffer bekannt. Dieses Verfahren erreicht eine viel geringere Stromaufnahme als die Verwendung einer externen Speichereinrichtung für den Anzeigepuffer. Doch die Größe des Anzeigepanels, das durch den integrierten Puffer getrieben werden kann, ist durch die Fläche begrenzt, die für den Anzeigepuffer auf dem IC verfügbar ist. Ein weiterer Nachteil dieses Verfahrens besteht darin, daß der CPU Zugriff auf den internen Anzeigepuffer beschränkt ist. Da der Zugriff beschränkt ist, wenn die Anzeigen größer werden, hat die CPU, eine schwierigere Frist, den Inhalt des internen Anzeigepuffers schnell genug zu ändern, um Flimmern und Verzögerung bei der zeilenweisen Bildschirmverschiebung zu vermeiden. Demzufolge ist es für Anzeigesysteme, die einen internen Puffer für ein großes Anzeigepaneel verwenden, schwierig, auf dem Anzeigepaneel Bilder zeilenweise in einer ruhigen beständigen Art zu verschieben.

Es ist daher wünschenswert, ein System zur Ansteuerung einer großen Anzeige mit verbesserten Stromaufnahmecharakteristiken bereitzustellen.

Kurze Beschreibung der Zeichnungen

Fig. 1 ist eine perspektivische Vorder-, Drauf- und Seitenansicht, die ein Gerät in einer geschlossenen Stellung erläutert.

Fig. 2 ist eine perspektivische Vorder-, Drauf- und Seitenansicht, die das Gerät entsprechend **Fig. 1** in einer geöffneten Stellung erläutert.

Fig. 3 ist ein Schaltungsschema in Blockdiagrammform, das eine Schaltung in dem Gerät entsprechend **Fig. 1** erläutert.

Fig. 4 ist ein Schaltungsschema in Blockdiagrammform, das einen Teil der Schaltung entsprechend **Fig. 3** erläutert.

Fig. 5 ist ein Schaltungsschema, das eine alternative Ausföhrung der Schaltung entsprechend **Fig. 4** erläutert.

Ein Gerät **100** beinhaltet eine Anzeigefläche **102**, ein Tastenfeld **104**, eine Antenne **106** und eine Batterie **112**. Das erläuterte Gerät **100** ist ein tragbares Kommunikationsgerät und im besonderen ein zelluläres Funktelefon. Die vorliegende Erfindung kann jedoch in anderen Geräten, die eine Anzeige beinhalten, Anwendung finden, wie in einem Pager, einem Zwei-Wege-Radio (Rundfunkempfänger mit grafischer Anzeige zur Übermittlung von Textinformationen), einem Rechner, einem tragbaren Computer, einem Handflächencomputer, einem Personaldigitalassistenten (PDA), einem Videorecorder oder ähnlichem, und das hierin benutzte "Gerät" schließt jedes von diesen und ihre gleichwertigen Geräte mit ein.

Ein Gehäuse **107** des Geräts **100** beinhaltet ein Gehäuseteil **108**, das als Deckel dargestellt ist und ein Gehäuseteil **110**, das als Korpus dargestellt ist. Das Gehäuse **107** bewegt sich zwischen einer geschlossenen Stellung (**Fig. 1**) und einer geöffneten Stellung (**Fig. 2**). Der Deckel **108** und der Korpus **110** sind miteinander beweglich verbunden durch einen beliebigen geeigneten Verbinder, wie ein Scharnier, eine Gleitschiebeföhrung, oder ähnlichem. Das Gehäuse **107** wird geöffnet, um die gesamte Sichtfläche des Anzeigepanels **200** für einen Nutzer aufzudecken.

Die Anzeigefläche **102** des Deckels **108** kann als eine Linse beschaffen sein wie ein durchsichtiges Polymeres Teil oder eine Öffnung, die einen Blick auf zumindest einen Teil des Anzeigepanels **102** gestattet, wenn der Deckel **108** geschlossen ist. Die Linse ist bevorzugt, weil sie die Oberfläche des Anzeigepanels **200** schützt, wenn der Deckel geschlossen ist. Das Gerät **100** enthält einen Magneten **202** im Deckel **108** und einen Schutzrohrkontakt **204** im Korpus **110**. Der Magnet und der Schutzrohrkontakt stellen einen Meßfühler zur Erkennung der geöffneten und geschlossenen Stellungen des Gehäuses **107** dar. Der Meßfühler kann durch jede Halleffektvorrichtung dargestellt werden, einen mechanischen Schalter, eine optische Einrichtung oder ähnliches und "Meßfühler" wie hierin benutzt, bezieht sich auf jedes von diesen und ihre gleichwertigen Einrichtungen.

Ein Anzeigesystem **300** (**Fig. 3**) ist innerhalb des Korpus **110** untergebracht. Das Anzeigesystem **300** beinhaltet im allgemeinen eine Anzeigesteuerungsschaltung **301**, die an ein Anzeigepaneel **200** gekoppelt ist. Das erläuterte Anzeigepaneel **200** hat eine Vollanzeigebildschirmfläche **303**, die die gesamte betrachtbare Anzeigefläche des Anzeigepaneelbildschirms ist. Es beinhaltet ebenfalls ein Teilanzeigefeld **305**, das innerhalb der, aber kleiner als die Vollanzeigebildschirmfläche **303** ist. Das Teilanzeigefeld kann sich in jedem Bereich des Anzeigebildschirms befinden und es kann verschoben werden und/oder seine Größe kann verändert werden, wie es untenstehend noch genauer beschrieben wird.

Das Anzeigepaneel kann grafikfähig sein. Eine vorbildliche Anzeige hat ein 15stufiges Grauskalabild, gewährleistet durch ein 4-Bit-Steuersignal für jedes Pixel. Die vorbildliche Anzeige hat einen Voll-Flüssigkristallanzeige (LCD) Panelbildschirm mit einer Anzeigefläche von 192 Pixeln auf 272 Pixeln und eine Rasterteilung von 120 Rasterpunkten/Inch. Die Größe der Anzeige ist jedoch nicht kritisch und Fachleute werden erkennen, daß das Anzeigepaneel andere Größen haben kann. Das Anzeigepaneel kann durch jedes konventionelle Anzeigepaneel realisiert sein, wie jene kommerziell verfügbaren von Epson Corporation oder Optrex.

Das Anzeigepaneel **200** kann eine Einfach- oder Mehrleitungsanzeige sein, monochrom (einfarbig) oder farbig.

Das Anzeigesystem **300** umfaßt die Anzeigesteuerungsschaltung **301** und das Anzeigepaneel **200**. Die Anzeige-

steuerungsschaltung 301 umfaßt eine zentrale Verarbeitungseinheit (CPU) 312, die an einen Anzeigebildpuffer 304 und einen Anzeigetreiber 310 gekoppelt ist. Der Anzeigetreiber 310 beinhaltet einen Vertikal- oder Spaltenreiber 311 und einen Horizontal- oder Zeilentreiber 313. Die Treiber 311 und 313 steuern die Spannungen, die an die Spalten und Zeilen des Anzeigepaneels angelegt werden, entsprechend den Signalen von der CPU 312. Die Treiber können realisiert werden durch alle geeigneten, kommerziell verfügbaren Treiber wie jenen, hergestellt durch Sharp Corporation.

Der Anzeigebildpuffer 304 speichert ein Bild für das Anzeigepaneel. Der Anzeigebildpuffer 304 ist ausreichend groß, um die benötigte Anzahl von Pixeln für die Wiedergabe eines Bildes über die gesamte Fläche des Anzeigepaneels 200 zu speichern. Die Kapazität in Bytes des Anzeigebildpuffer 304 kann bestimmt werden, indem man das folgende benutzt:

$$\text{Bytes } G \cdot x \cdot y / 8$$

wobei Bytes = die Kapazität des Speichers in Bytes; G = die Anzahl der Bits pro Pixel (1 = monochrom; 2 = 4stufige Grauskala; 4 = 15stufige Grauskala); x = Anzahl der Pixel in einer horizontalen Reihe; und y = Anzahl der Pixel in einer vertikalen Reihe. Für eine Anzeige zum Beispiel, die Spalten von 192 Pixeln, Zeilen von 272 Pixeln und eine 15stufige Grauskala hat, beträgt der Gesamtspeicher, der benötigt wird, um ein Bild auf der gesamten Fläche des Anzeigepaneels 200 zu erzeugen, 26112 Bytes. Um Teile zusammenzufassen, kann ein DRAM, der eine Kapazität von 2 MBytes hat, verwendet werden, um den Puffer aufzunehmen, und der Puffer wird ein Teil dieses Speichers sein. Der übrige Teil des DRAM kann für andere Zwecke benutzt werden, die nichts mit der Anzeige zu tun haben. Auf den Anzeigebildpuffer 304 kann durch die CPU 312 leicht zugegriffen werden, um dynamische Bewegungen zu gestatten, wie zeilenweiser Bildwechsel, von Objekten z. B. Icons und Echtzeitploten (Echtzeitdarstellung von Zeichnungen).

Der Anzeigebildpuffer 304 ist mit der zentralen Verarbeitungseinheit (CPU) 312 durch den Datenbus 315 verbunden. Die CPU 312 speichert Bilder im Anzeigebildpuffer 304, die auf der Vollanzeigebildschirmfläche 303 des Anzeigepaneels 200 angezeigt werden sollen. Vier-Bit Steuersignale für jedes Pixel werden seriell aus dem Anzeigebildpuffer 304 herauskopiert und durch die CPU 312 an den Anzeigetreiber 310 angelegt. Die CPU 312 kann durch die Verwendung jeder beliebigen, kommerziell verfügbaren Steuereinheit, Mikroprozessor oder digitalen Signalprozessor (DSP) realisiert werden, wie der CL-7110, kommerziell verfügbar von Cirrus Logic.

Die CPU 312 erhält Eingaben von Nutzereingang 314, der für das Anzeigepaneel 200 eine Berührungsfeld (nicht gezeigt), eine Handtastatur 104, andere Tasten am Gerät, ein Mikrofon (nicht gezeigt), oder ähnliches umfassen kann. Die CPU 312 empfängt ebenfalls Eingaben von Meßfühlern 316, die einen Schutzrohrkontakt 204, einen Meßfühler der Umgebungshelligkeit (nicht gezeigt) oder ähnliches beinhalten können. Meßfühler wie hierin benutzt, schließen alle solchen Erkennungsmittel, intern und extern zur CPU, und ihre gleichwertigen Geräte ein.

Einer dieser Meßfühler ist der Schutzrohrkontakt 204, der geschlossen ist, wenn der Deckel 108 geöffnet ist und der offen ist, wenn der Deckel 108 geschlossen ist. Der Schutzrohrkontakt 204 schaltet, wenn er geschlossen ist, eine Spannung zur CPU 312, die auftritt, wenn der Magnet am Deckel 108 vom Schutzrohrkontakt entfernt ist. Deshalb liegt die Spannung durch den Schutzrohrkontakt 204 an den

CPU 312 an, wenn der Deckel geöffnet ist und nicht, wenn der Deckel 108 geschlossen ist. Die CPU 312 kann so entsprechend dem Schutzrohrkontakt erkennen, ob der Deckel 108 geschlossen oder geöffnet ist.

Die CPU 312 hat ebenfalls einen internen Meßfühler (nicht gezeigt), der Inaktivität erkennt. Wenn die CPU 312 während einer vorbestimmten Zeitdauer keine Eingaben vom Nutzereingang 314 und von der RF Schaltung 318 empfängt, kann die CPU in einen Ruhemodus (ruhenden Betriebszustand) eintreten.

Die CPU 312 reagiert auf diese Meßfühler 316 und steuert das Anzeigepaneel 200, um ein Bild nur dann in dem Teilanzeigefeld 305 anzuzeigen, wenn das Telefon wegen Inaktivität des Prozessors in einen "Ruhemodus" eintritt oder wenn das Telefon aktiv ist, während der Deckel 108 geschlossen ist. Der Vollanzeigemodus kann automatisch aktiviert werden, wenn der Deckel 108 geöffnet wird und in den Teilanzeigemodus kann automatisch entsprechend der Eingaben von den Meßfühlern eingetreten werden, wenn der Deckel 108 geschlossen wird.

Die CPU 312 ist an den Anzeigetreiber 310 durch die Busse 317 und 319 gekoppelt. Der Anzeigetreiber beinhaltet einen Horizontalreiber 313 und einen Vertikalreiber 311. Der Horizontalreiber 313 steuert den Spannungseingang an den Zeilen der Pixel auf dem Anzeigepaneel 200. Der Vertikalreiber 311 steuert den Spannungseingang an den Spalten der Pixel des Anzeigepaneels 200. Der Vertikalreiber 311 und der Horizontalreiber 313 können durch die Verwendung jedes geeigneten, kommerziell verfügbaren Treibers realisiert werden, wie jene von Sharp verfügbaren. Diese Treiber empfangen Pixelsteuersignale von der CPU 312 und geben Parallel Steuersignale an das Anzeigepaneel 200 aus.

Zusätzlich zum Anzeigesystem 300 beinhaltet das erläuterte Kommunikationsgerät eine Hochfrequenz (RF) Schaltung 318, die zur Kommunikation mit einer Basisstation (nicht gezeigt) an eine Antenne 106 gekoppelt ist. Die RF Schaltung 318 kommuniziert mit der CPU 312 über einen bidirektionalen Kommunikationsbus 320 und mit der Basisstation (nicht gezeigt) über die Antenne 106. Die RF Schaltung und die Antenne 106 können durch die Verwendung jeder geeigneten, kommerziell verfügbaren Hochfrequenzschaltung realisiert werden.

Das Anzeigesystem 300 wird durch die Batterie 112 gespeist. Die Batteriespannung wird durch den Spannungsregler 322 geregelt. Fachleute werden verstehen, daß der Betrag der Leistung, die durch das Anzeigesystem 300 gezogen wird, die Zeitdauer beeinflusst, die es dauert, bis die Batterie 112 entladen ist. Es ist deshalb wünschenswert, den Energieverbrauch des tragbaren Geräts 100 durch Verminderung des Energieverbrauchs des Anzeigesystems 300 zu reduzieren, um dadurch die Zeit zu verlängern, die es dauert, bis die Batterie entladen ist, ohne die Batteriegroße zu erhöhen.

Nun mit Bezug auf Fig. 4, die CPU 312 von Fig. 3 beinhaltet eine Bildsteuerungsschaltung 400, die einen direkten Speicherzugriffs (DNA) Kanal 406 hat, eine Steuerungsschaltung 409, einen FIFO-Speicher (Silospeicher, Durchlaufspeicher) 416 und eine Pixelfüllschaltung 418. Die Steuerungsschaltung 409 beinhaltet einen Eingangsschalter 414, einen Ausgangsschalter 420 und eine Zustandssteuerungs- und Zeitablauflogik 422. Der DNA-Kanal 406 kopiert Pixelsteuersignale aus dem Anzeigebildpuffer. Während der Zeitabschnitte, in denen der Kern der CPU 312 den Datenbus 315 nicht für andere Operationen als die Anzeigesteuerung belegt, kopiert der DNA-Kanal seriell 4-Bit Pixelsteuersignale vom Anzeigebildpuffer und lädt sie in den Eingangsschalter 414. Der DNA-Kanal hat vorzugsweise eine Bitbreite, die mit der Breite des Anzeigebildpuffers

304. des Datenbus 315 und des FIFO-Speichers 416 übereinstimmt. Wenn man einen breiteren Bus benutzt, ist die Anzahl der Gesamtzugriffe, um die Pixelsteuersignale für ein Bild wiederzuerhalten, vermindert, was die Gelegenheit vergrößert, die die CPU 312 hat, zum Laden eines Bildes oder für andere Zwecke auf den Speicher zuzugreifen. Das gewährleistet die höchste Wahrscheinlichkeit, ruhige zeilenweise Wechsel von Bildern zu realisieren.

Der Eingangsschalter 414 hat einen Eingangskontakt 426, der geschaltet ist, um das serielle Pixelsteuersignal vom Ausgang des DNA-Kanals 406 zu empfangen. Ein weiterer Eingangskontakt 428 ist geschaltet, um einen Ausgang des FIFO-Speichers 416 zu empfangen. Ein Steuereingang 432 empfängt ein Steuersignal, entsprechend dem der Eingangskontakt 426 oder der Eingangskontakt 428 ausgewählt wird, um an einen Ausgang 430 des Ausgangsschalters 420 verbunden zu werden. Der Eingangsschalter 414 kann durch die Verwendung jedes geeigneten Schaltelements realisiert werden, wie ein digitaler Schalter, der logische Gatter verwendet, ein analoger Schalter, der Transistorelemente verwendet, ein elektromechanischer Schalter, Softwarebefehle im Kern der CPU 312 oder ähnliches.

Der FIFO-Speicher 416 empfängt an einem Eingang 431 die seriellen Pixelsteuersignale vom Ausgang 430 des Eingangsschalters 414. Der FIFO-Speicher 416 gibt Signale am Ausgang 433 in der gleichen Folge aus, wie sie am Eingang 431 empfangen werden. Der FIFO-Speicher 416 enthält "n" Speicherplätze, wobei n gleich der Anzahl der Pixel des Anzeigepaneels 200 ist, die im Teilanzeigefunktionsmodus verwendet werden, die die Anzahl der Pixel im Teilanzeigefeld 305 ist. Zum Beispiel umfaßt jedes Pixelsteuersignal im FIFO-Speicher 416 4 Bits, verbunden mit einem Pixel, das eine 15stufige Grauskala hat. Wenn das Teilanzeigefeld oder die Fläche 305 120 Pixel hat, hat der FIFO-Speicher 416 120 Speicherplätze von jeweils 4 Bit. Durch die Verwendung von einem einzelnen Bit pro Pixel, können zusätzliche Einsparungen von Speichergröße erreicht werden, da der FIFO-Speicher 416 nur 120 Speicherplätze von jeweils 1 Bit benötigt, um ein Bild über 120 Pixel zu erzeugen. Es ist vorstellbar, daß für den Fall, wenn der Deckel 108 geschlossen ist, ein monochromes Bild erzeugt werden wird, da die Bilder alphanumerisch sind, wie Text und Telefonnummern, die für ein monochromes Bild gut geeignet sind.

Der FIFO-Speicher 416 wird benutzt, um zu garantieren, daß ein ständiger, kontinuierlicher Strom von Pixeldaten für die Pixelabtaststeuereinheit 424 verfügbar ist, um zu sichern, daß das Bild auf der Anzeigepaneele 200 nicht flimmert. Der DNA-Kanal 406, der sich Zugriffsvorrechte auf den Anzeigebildpuffer 304 und den Datenbus 315 mit dem Kern der CPU 312 teilt, bewegt Pixelsteuersignale nur während er Zugriff auf den Datenkanal hat. Der DNA-Kanal lädt den FIFO-Speicher 416 mit einer schnelleren Rate als die Inhalte durch die Pixelabtaststeuereinheit 424 während dieser Zugriffsperioden ausgelesen werden. Der FIFO-Speicher 416 wird deshalb durch die zeitweise Speicherung von Pixelelementen im Vollanzeigefunktionsmodus geladen, um eine Unterschreitung zu vermeiden. Eine Unterschreitung tritt auf, wenn der Puffer nicht mit genug Mustern geladen ist, die die Pixelabtaststeuereinheit 424 zu lesen hat, was verursacht, daß die Pixelabtaststeuereinheit Pixel ignoriert, was wiederum in einem Springen während des zeilenweisen Bildwechsels und Bildflimmern resultiert. Wenn aus irgendeinem Grund der DNA-Kanal kein Pixelsteuersignal rechtzeitig liefert, kann der Ausgang des FIFO-Speichers 416 durch den Eingangsschalter 414 zum Eingang 431 zurückgeführt werden.

Im Teilbildanzeigemodus wird der Eingangsschalter 414 in der Stellung b gehalten, wobei der Eingangskontakt 428

mit dem Ausgang 430 verbunden ist. Dies gestattet dem Inhalt des FIFO-Speichers 416 zu zirkulieren, während der DNA-Kanal 406 und wahlweise der Anzeigebildpuffer 304 gesperrt sind (heruntergesteuert). Dies gewährleistet bedeutende Energieeinsparungen im Teilanzeigemodus. Im Teilanzeigefunktionsmodus speichert deshalb der FIFO-Speicher 416 alle Pixelsteuersignale für das Teilbild.

Der Ausgangsschalter 420 ist mit dem Eingangsschalter 414 identisch. Er beinhaltet einen Eingangskontakt 440, der mit dem Ausgang des FIFO-Speichers 416 verbunden ist, einen Eingangskontakt 442, der an eine Pixelfüllschaltung 418 gekoppelt ist und einen Ausgang 444, der mit der Pixelabtaststeuereinheit 424 verbunden ist. Ein Steuersignal zur Steuerung der Stellung des Ausgangsschalters 420 wird am Steuereingang 446 eingegeben.

Die Pixelfüllschaltung 418 liefert einen kontinuierlichen Strom von Pixelmustern, die alle den gleichen Wert haben. Der Wert von jedem Pixel ist ausgewählt, um einen ohne Pixel-Aus-Zustand möglich zu machen, der ein leeres Bild auf dem Anzeigepaneel in den Zeilen und Spalten der Anzeige außerhalb des Teilanzeigefeldes 305 ist. Ein Daten-Flipflop 460 hat einen Dateneingang, der mit dem CPU-Datenbus verbunden ist, um von dort logische 0- und logische 1-Signale zu erhalten. Der Takteingang des Daten-Flipflops stellt die Registertaktrate ein und dieser Eingang ist mit der CPU verbunden, die ein Schreibfreigabesignal dorthin liefert. Das Daten-Flipflop ist programmiert, um eine Folge von Nullen, Einsen oder eine Kombination daraus auszugeben, wie es benötigt wird, um durch die Steuerung des logischen Pegels am D-Eingang des Daten-Flipflops ein logisches Aus-Signal für Pixel des Anzeigepaneels 200 zu erzeugen. Die Rate, mit der Pixel-Aus-Signale ausgegeben werden, wird durch die Registertaktfrequenz so gesteuert, daß die Pixelfüllschaltung 418 gesteuert oder "programmiert" werden kann, entsprechend den Forderungen jedes kommerziell verfügbaren Anzeigepaneels.

Der wirkliche Wert des Musters ist programmierbar, um verschiedene Typen von LCD Treiberschaltungen anzupassen. Die Pixelfüllschaltung 418 kann mit einem Register realisiert werden, das ein Pixel-Aus-Signal wie eine logische 0 speichert, die an den Treiber mit jedem Taktimpuls ausgegeben wird. Das Register kann ein getaktetes Flipflop wie oben beschrieben, ein getaktetes Register oder ähnliches sein.

Die Zustandssteuerungs- und Zeitablauflogik 422 umfaßt die Logik für die Erzeugung von Zeitablaufsignalen für den DNA-Kanal und für die Pixelabtaststeuereinheit 424 und koordiniert das zeitliche Schalten des Eingangsschalters 414 und des Ausgangsschalters 420. Die zeitliche Zustandssteuerungs- und Zeitablauflogik 422 steuert die Größe und das Seitenverhältnis des angezeigten Bildes, das im Teilanzeigemodus verwendet wird und die Auswahl des aktiven Funktionsmodus durch die Steuerung des Eingangsschalters 414 und des Ausgangsschalters 420. Die Zustandssteuerungs- und Zeitablauflogik 422 kann im Kern der CPU 312 realisiert sein, in Registern außerhalb des Kerns oder ähnlichem. Die Pixelabtaststeuereinheit kann ebenfalls einen kleinen FIFO-Puffer (nicht gezeigt) beinhalten, der zum Beispiel 16 Bytes speichert.

Die Pixelabtastung wird durch eine Pixelabtaststeuereinheit 424 gesteuert. Die Pixelabtaststeuereinheit 424 wandelt die Pixelinformationen, die vom Ausgang 444 des Ausgangsschalters 420 geliefert werden, in ein Signal zur Verwendung im Horizontaltreiber 313 und Vertikaltreiber 311. Der Umwandlungsvorgang beinhaltet eine Grauskalaeinschätzung des Pixelsignals, die benutzt wird, um das Taktverhältnis (Ein-Zeit/Aus-Zeit) der kodierten Pixeldaten zu steuern. Jede konventionelle Pixelabtaststeuereinheit kann

verwendet werden, wie kommerziell verfügbare LCD-Steuereinheiten oder ähnliche.

Im Betrieb wirkt das Anzeigesystem in einem Teilanzeigemodus, wobei nur das Teilanzeigefeld 305 ein Bild anzeigt und in einem Vollanzeigemodus, wobei die Vollanzeigebildschirmfläche 303 des Anzeigepaneels 200 ein Bild anzeigt. Ein Bild, das die gesamte Anzeige belegt, wird im Anzeigebildpuffer 304 gespeichert. Kleinere Bilder, die nur einen Teil der Anzeigefläche belegen, werden unmittelbar vor dem Beginn des Teilanzeigemodus in den FIFO-Speicher 416 geladen.

Das Bild im FIFO-Speicher 416 ist eine zweidimensionale Matrix, wobei jedes Element in der Matrix einen Pixel darstellt. Ein Pixelelement in der Matrix kann bis zu 15 Grauschattierungen aufweisen. Für die Zwecke dieser Beschreibung hat die CPU 312 leichten Zugriff auf den Anzeigebildpuffer und das Bild, das der Puffer enthält, ist entsprechend bekannter Verfahren geeignet kodiert.

Im Vollanzeigemodus verbindet der Eingangsschalter 414 ständig den Eingangskontakt 426 und den Ausgang 430. Der DNA-Kanal 406 wird benutzt, um auf den Anzeigebildpuffer 304 zuzugreifen und Pixelsignale, organisiert in Gruppen von 8- oder 16-Bit Worten, an den Eingang des FIFO-Speichers 416 über den Eingangsschalter 414 zu liefern. Wenn 8-Bit Worte geladen werden, werden zwei Pixelsignale nebeneinander geladen. Wenn 16-Bit Worte geladen werden, werden vier Pixelsignale nebeneinander geladen. Jedes Mal, wenn der FIFO-Speicher 416 halbleer ist, wird dem DNA-Kanal 406 signalisiert, zusätzliche Muster vom Anzeigebildpuffer 304 wiederzugewinnen und diese Worte in den FIFO-Speicher 416 zu schreiben, bis er gefüllt ist. Der DNA-Kanal 406 lädt deshalb den FIFO-Speicher 416 mit genügend Daten, um Flimmern zu vermeiden. Der DNA-Kanal 406 ist mit der geeigneten Logik ausgerüstet, um auf die Muster vom Bildpuffer in einer linearen und seriellen Weise zuzugreifen und diese Muster in serieller Form an den FIFO-Speicher anzubieten.

Die Zustandssteuerungslogik konfiguriert während des Vollanzeigefunktionsmodus den Schalter 420 in Stellung a, wobei der Eingangskontakt 440 mit dem Ausgang 444 verbunden ist. Die Muster, die durch den DNA-Kanal 406 in den FIFO-Speicher geladen werden, rücken in Richtung Ausgangsseite des FIFO-Speichers 416 vor, wenn die Pixelabtaststeuereinheit 424 jedes Muster vom FIFO-Speicher 416 nacheinander liest.

Die Pixelabtaststeuereinheit 424 empfängt ein Zeitsteuerungssignale von der Zustandssteuerungs- und Zeitablauflogik 422 und benutzt das Taktsignal, um die parallelen Pixelworte vom FIFO-Speicher 416 in einen seriellen Strom von Pixelsätzen umzuwandeln, um an die Zeilen und Spalten des Anzeigepaneels 200 über den Horizontaltreiber 313 bzw. den Vertikaltreiber 311 angelegt zu werden. Pixel, die kodiert sind für eine Grauskalafunktion werden verarbeitet, um eine Grauschattierung möglich zu machen, passend zu einem zugewiesenen Wert durch Steuerung des Tastverhältnisses des kodierten Pixel wie in der Technik bekannt. Zwischenschattierungen von Grau werden durch Veränderung des Pixel-Ein/Pixel-Aus-Verhältnisses für einige Zeitrahmen (Datenübertragungsböcke) erzeugt. Es wird durch Fachleute anerkannt werden, daß der Anzeigekontrast durch Veränderung der Versorgungsspannung erreicht wird entsprechend Umgebungshelligkeitssensoren und Umgebungstemperaturfühlern, um dadurch den besten Kontrast für Innen- und Außenbeleuchtung möglich zu machen. Zusätzlich ist die Pixelabtaststeuereinheit 424 programmiert, um dem Horizontaltreiber 313 und dem Vertikaltreiber 311 zu signalisieren, wann eine neue horizontale Zeile von Pixeln ausgegeben wird, oder wenn die Unterkante des Anzeigepaneels

200 erreicht worden ist, wird der Abtastvorgang von der Oberkante her neu beginnen.

Der Teilanzeigemodus ist durch die Verbindung des Eingangsschalters 414 mit dem Ausgang des FIFO-Speichers 416 aktiviert, so daß der Inhalt des FIFO-Speichers 416 wiederholt umläuft. Der Eingangsschalter 414 bleibt in dieser Stellung während des gesamten Teilanzeigemodus. Der Inhalt des FIFO-Speichers 416 läuft deshalb wiederholt um, während er systematisch in die Pixelabtaststeuereinheit 424 kopiert wird.

Dieser Modus eliminiert die Notwendigkeit, den DNA-Kanal 406 zu betreiben und die wiederholten DNA Zugriffe auf den großen Anzeigebildpuffer 304. Der DNA-Kanal 406 und der Anzeigebildpuffer 304 können heruntergefahren werden, was in einer beträchtlichen Verminderung des Energieverbrauchs resultiert.

Der Eingangsschalter wird vom Eingangskontakt 426 zum Eingangskontakt 428 umgelegt, wenn der erste Pixel der ersten Zeile, die an der Oberkante des Teilanzeigefeldes 305 angezeigt werden soll, am Ausgang des FIFO-Speichers 416 ist. Dies sichert, daß das Bild, das angezeigt werden soll, wiederholt umläuft und daß das gewünschte Bild im Teilanzeigemodus richtig ist.

Das Seitenverhältnis des Bildes, das das Verhältnis von horizontaler zu vertikaler Ausdehnung ist, wird durch eine Logik bestimmt, die in der Zustandssteuereinheit bereitgestellt wird. Der Ausgangsschalter 420 wird gesteuert, um den Eingangskontakt 442 mit der Pixelfüllschaltung 418 während der Zeitabschnitte zu verbinden, in denen die Pixelabtaststeuereinheit 424 die ungenutzten Teile des Anzeigepaneels abtastet. Der Ausgangsschalter 420 wirkt deshalb als ein Kombinerer, um die Pixel-Aus-Signale mit den Teilbildpixelsteuersignalen zu kombinieren, um die gesamte Anzeigebildschirmfläche des Anzeigepaneels 200 während des Teilanzeigemodus zu steuern. Andere Kombinerer können anstelle des Ausgangsschalters 420 benutzt werden, wie eine Softwaresteuerung des FIFO-Speichers 416 und der Pixelfüllschaltung 418, um Signale in der geeigneten Weise auf einen gemeinsamen Bus einzuspeisen, oder ähnliches.

Die Benutzung des Kombinerers, des Ausgangsschalters 420, sichert, daß der Bereich außerhalb des Teilanzeigefeldes 305 durch Pixelfüllbits gesteuert wird, die Pixel-Aus-Signale sind. Das Abtasten der Anzeige mit Pixel-Aus-Signalen schützt das Anzeigepaneel 200 gegen Beschädigung durch Plasmaeinwirkung durch die Absicherung, daß ein AC (Wechselstrom)-Signal an allen Pixeln unter allen Betriebsbedingungen anliegt. Fachleute werden erkennen, daß die Pixelabtaststeuereinheit 424 und die Treiber 311 und 313 eine Wechselspannung an das Anzeigepaneel 200 liefern, um zu sichern, daß immer eine AC-Spannung am Anzeigepaneel 200 anliegt.

Der Teilanzeigemodus gewährleistet eine Energieeinsparung durch Reduzierung der Energie, die durch das Anzeigesystem 300 gezogen wird. Ein Pixel-Aus-Kode wird über den ungenutzten Teil der Anzeige getastet, um zu sichern, daß der ungenutzte Teil frei bleibt. Die Größe der Teilanzeigefläche wird durch die Größe des FIFO-Speichers 416 bestimmt und der Anzahl der Bits, die benutzt werden, um ein einzelnes Pixelelement (d. h. die Grauskala) darzustellen. Vorzugsweise werden 1-Bit Pixelworte (monochrom) im Teilanzeigemodus verwendet, um bedeutende Speichereinsparungen zu gewährleisten und weil die angezeigte Information prinzipiell eine Telefonnummer und Textinformation sein wird, die für eine monochrome Anzeige gut geeignet ist. Die Steuerung der ausgestasteten Zeilen und Spalten und die Einfügung der Pixel des FIFO-Speichers 416 steuert die Lage des Teilanzeigefeldes 305. Durch die Steuerung der Kombination von Pixel-Aus-Signalen mit dem Inhalt des

FIFO-Speichers **416** im Teilanzeigenmodus kann sich das Bild, das generiert wird, in jedem Bereich der Anzeige befinden. Die Zeilen und Spalten der restlichen Anzeige werden so gesteuert, daß sie ausgeschaltet sind, um dadurch eine Verminderung des Energieverbrauchs zu gewährleisten.

Eine alternative Bildsteuerungsschaltung **501** beinhaltet einen Teilbildspeicher **500** (Fig. 5) und eine Steuerungsschaltung **509**. Der Teilbildspeicher **500** wird mit einem Teilbildsignal von der CPU **312** auf dem Datenbus **315** geladen. Der Teilbildspeicher **500** kann durch die Verwendung jeder geeigneten Speichereinrichtung realisiert werden, wie ein statischer Speicher mit wahlfreiem Zugriff (SRAM).

Im Betrieb lädt die CPU **312** am Beginn des Teilanzeigenmodus über den Datenbus **315** Pixelsteuersignale für das Teilanzeigefeld **305** in den Teilbildspeicher **500**. Der Eingangskontakt **428** des Eingangsschalters **414** ist mit dem Ausgang des Teilbildspeichers **500** verbunden. Das Teilbild wird dann über den Schalter **420** in die Pixelabtaststeuerungseinheit **424** eingegeben. Die Pixelsteuersignale werden in serieller Weise ausgelesen durch die Erhöhung der Adresse, die in den Teilbildspeicher mit jedem Taktsignal eingegeben wird. Der SRAM kann zum Beispiel als 512 Speicherplätze zu je 32 Bit organisiert werden. Jedes Element speichert eine einzelne binäre Ziffer. Im 1-Bit/Pixel Modus (d. h. monochrome Betriebsweise) entspricht dies 1 Pixel pro Matrixelement. Wenn eine 4-Bit Grauskala verwendet wird, ist das Bild, das wiedergegeben werden kann, durch einen Faktor vier reduziert. Um jene Bereiche der Anzeige außerhalb des Teilanzeigefeldes **305** auszutasten, wird der Ausgang **444** des Ausgangsschalters **420** mit dem Eingangskontakt **442** verbunden, wenn die Pixelabtaststeuerungseinheit die Pixelsteuersignale für die Zeilen und Spalten liest, die frei sein sollen, so daß die Pixelabtaststeuerungseinheit die Pixel-Aus-Signale zur passenden Zeit empfängt. Fachleute werden erkennen, daß das Teilanzeigefeld durch Auswahl der Zeilen und Spalten, die durch das Pixel-Aus-Signal angesteuert werden sollen, in jedem Bereich der Vollanzeigebildschirmfläche **303** plaziert werden kann.

Die Pixelabtaststeuerungseinheit **424** kann einen DNA-Kanal (nicht gezeigt) beinhalten zum Zugriff auf den Teilbildspeicher **500** und einen kleinen FIFO-Puffer (nicht gezeigt), der während des Entladens des Inhalts des Teilbildspeichers **500** benutzt wird. Der Datenbus **315** kann zum Beispiel 16 Bit breit sein, und der Pseudo-DNA-Kanal kann acht 16-Bit Worte auf einmal holen, um sie in den kleinen FIFO-Puffer zu kopieren. Die Pixelabtaststeuerungseinheit **424** ist dafür verantwortlich, den Horizontaltreiber **311** und den Vertikaltreiber **313** zu steuern, um ein Bild während des Teilanzeigenmodus anzuzeigen.

Die Anzeigesteuerungsschaltung **301** beinhaltet deshalb einen ersten Anzegebildpuffer **304**, der eine Kapazität hat, die ausreichend ist, um Pixelsteuersignale zur Steuerung des Bildes auf dem gesamten Anzegebildschirm des Anzeigepaneels **200** zu speichern. Ein zweiter Anzegebildpuffer, der FIFO-Speicher **416** oder der Teilbildspeicher **500**, hat die Kapazität, ein Bild für das Teilanzeigefeld **305** zu halten. Der zweite Anzegebildpuffer ist kleiner als der erste Anzegebildpuffer. Die Zustandssteuerungs- und Zeitablauflogik **422** steuert die Funktion des Eingangsschalters **414** und des Ausgangsschalters **420** so, daß die Quelle des Bildes für den Bildschirm vom ersten Anzegebildpuffer auf den zweiten Anzegebildpuffer in einer synchronisierten Weise geschaltet wird. Die Pixelfüllschaltung **418** speichert ein Pixel-Aus-Signal, das den Teil der Anzeige außerhalb des Teilanzeigefeldes steuert, ausgeschaltet zu sein.

Der Pixel-Aus-Signalwert kann ausgewählt werden, um den Anforderungen des Anzeigetreibers **310** und des Anzei-

gepaneels **200** zu genügen. Zusätzlich kann der Ausgangsschalter **420** so gesteuert werden, daß verschiedene Zeilen und Spalten ausgetastet werden und dadurch die Lage des Teilanzeigefeldes **305** verändert wird. Durch Änderung der ausgetasteten Spalten und Zeilen kann das Teilanzeigefeld, das vom zweiten Puffer stammt, in verschiedenen Bereichen des Anzegebildschirmes plaziert werden.

Der Teilanzeigenmodus gewährleistet deshalb bedeutende Energieeinsparungen, die besonders bei batteriegespeisten Geräten wichtig sind. Diese Energieeinsparungen werden ohne schädliche Einwirkung auf die Funktion des Anzeigesystems im Vollanzeigefunktionsmodus realisiert.

Patentansprüche

1. Anzeigesystem umfassend:

- eine Anzeige, die eine Anzeige mit einer Anzegebildschirmfläche hat, auf der Bilder zum Betrachten erzeugt werden können; und
- eine Bildsteuerungsschaltung, die die Funktion der Anzeige steuert, wobei die Bildsteuerungsschaltung die Anzeige so steuert, daß in einem ersten Funktionsmodus, um Energie zu sparen, nur eine Teilanzeigefläche angesteuert werden kann, um Bilder zu erzeugen und in einem zweiten Funktionsmodus die ganze Anzegebildschirmfläche angesteuert werden kann um Bilder zu erzeugen.

2. Anzeigesystem nach Anspruch 1, wobei die Bildsteuerungsschaltung einen ersten Puffer beinhaltet, der Pixelsteuersignale für die Teilanzeigefläche speichert.

3. Anzeigesystem nach Anspruch 2, wobei der erste Puffer im zweiten Funktionsmodus Bildsteuersignale zu einer Pixelabtaststeuerungseinheit durchschaltet und im ersten Funktionsmodus Pixelsteuersignale für die Teilanzeigefläche speichert.

4. Anzeigesystem nach Anspruch 3, wobei der erste Puffer ein FIFO-Speicher (Durchlaufspeicher) ist.

5. Anzeigesystem nach Anspruch 4, weiter einen Schalter beinhaltend, der einen Ausgang des FIFO-Speichers mit einem Eingang des FIFO-Speichers verbindet, um Pixelsteuersignale in einem Teilanzeigenmodus umlaufen zu lassen.

6. Anzeigesystem nach Anspruch 5, wobei der Schalter den Ausgang mit dem Eingang verbindet, wenn ein erstes Pixelsteuersignal eines Bildes, das auf der Teilanzeigefläche erscheinen soll, am Ausgang des FIFO-Speichers ist.

7. Anzeigesystem nach Anspruch 6 und weiter eine Pixelfüllschaltung beinhaltend, und wobei ein Ausgang des ersten Puffers über einen Schalter mit einer Pixelabtaststeuerungseinheit verbunden ist, wobei der Schalter selektiv die Pixelabtaststeuerungseinheit mit einem der Ausgänge des ersten Puffers und einem Ausgang der Pixelfüllschaltung verbindet, wobei die Pixelfüllschaltung Pixel-Aus-Signale erzeugt und die Pixel-Aus-Signale in die Pixelabtaststeuerungseinheit eingegeben werden, um eine Position und Größe der Teilanzeigefläche auszuwählen.

8. Tragbares, batteriegespeistes Gerät, das das Anzeigesystem nach Anspruch 1 beinhaltet, wobei das batteriegespeiste Gerät beinhaltend:

- ein erstes Gehäuseteil, wobei das erste Gehäuseteil die Anzeige umfaßt;
- ein zweites Gehäuseteil, das beweglich auf dem ersten Gehäuseteil getragen wird, um sich zwischen einer offenen und geschlossenen Stellung zu bewegen, wobei das zweite Gehäuseteil in der

geschlossenen Stellung das erste Gehäuseteil zu-
mindest teilweise bedeckt; und

-- die Bildsteuerungsschaltung, die in Reaktion
auf die ersten und zweiten Gehäuseteile, die in ei-
ner geschlossenen Stellung sind, ein Bild nur auf
der Teilanzeigefläche anzeigt.

9. Tragbares, batteriegespeistes Gerät, das ein Anzei-
gesystem nach Anspruch 1 beinhaltet, wobei die Bild-
steuerungsschaltung eine Pixelabtaststeuereinheit be-
inhaltet, wobei die Bildsteuerungsschaltung die Ein-
gabe von den Pixel-Aus-Signalen in die Pixelabtast-
steuereinheit steuert, um Zeilen und Spalten von Pixeln
um den Teil der Anzeigebildschirmfläche herum auszu-
tasten und die Zeilen und Spalten der Pixel, die ausge-
tastet werden sollen, verändert, um den Teil der Anzei-
gebildschirmfläche in einem neuen Bereich der Anzei-
gebildschirmfläche neu anzuordnen.

10. Anzeigesystem nach Anspruch 1, weiter einen
Speicher und eine Pixelfüllschaltung beinhaltend, die
ein Pixel-Aus-Signal ausgibt, wobei die Bildsteue-
rungsschaltung an den Speicher und die Pixelfüllschal-
tung gekoppelt ist, wobei die Bildsteuerungsschaltung
einen Kombinierer beinhaltet, der selektiv die Pixelsi-
gnale vom Speicher und die Pixel-Aus-Daten kombi-
niert, wobei der Kombinierer in einem Vollbildmodus
eine Bildfolge ausgibt, die er an einem Pixelsignalein-
gang empfängt, und in einem Teilanzeigemodus Pixel-
Aus-Daten und Pixelsignale vom Speicher ausgibt.

Hierzu 5 Seite(n) Zeichnungen

30

35

40

45

50

55

60

65

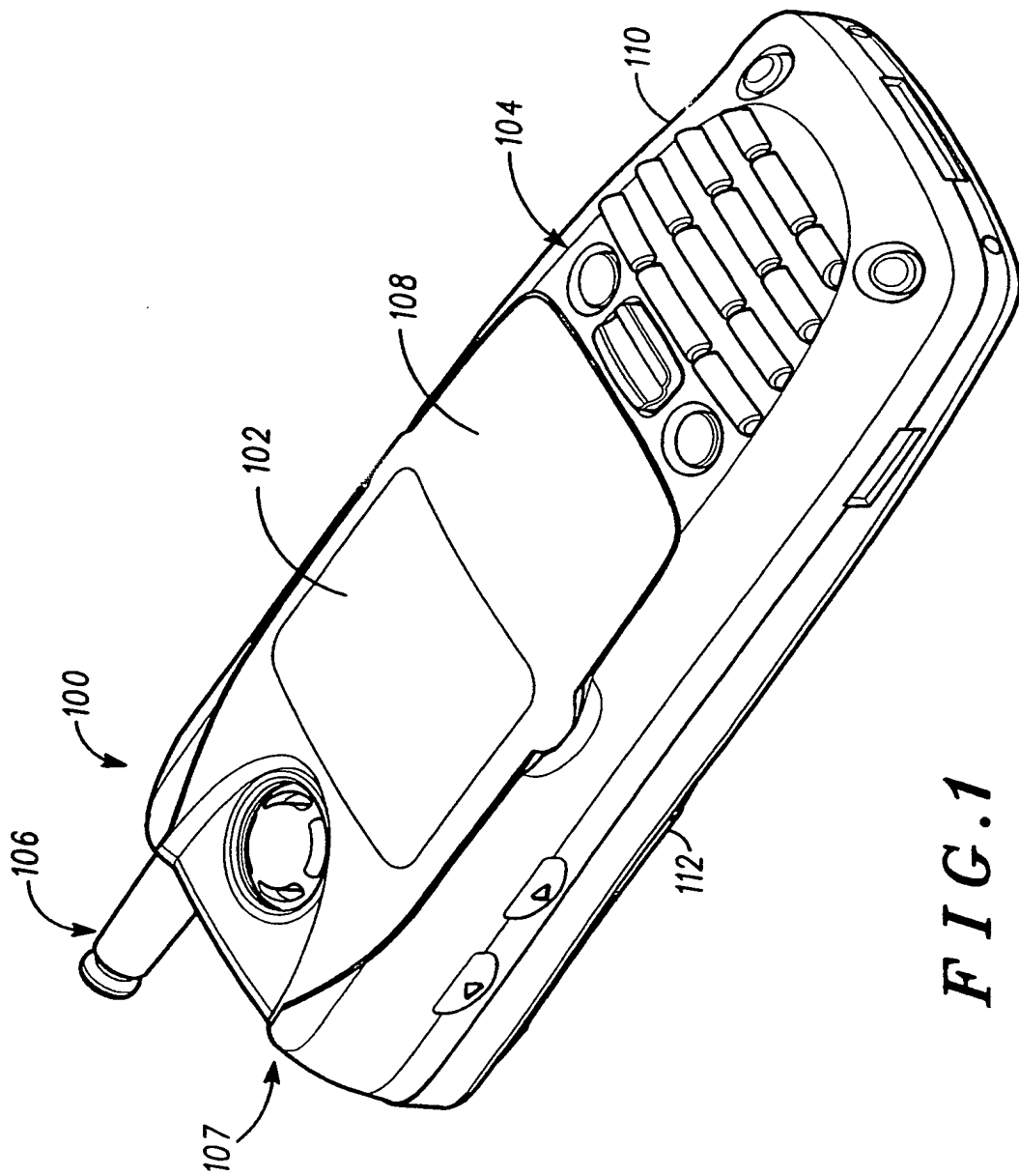
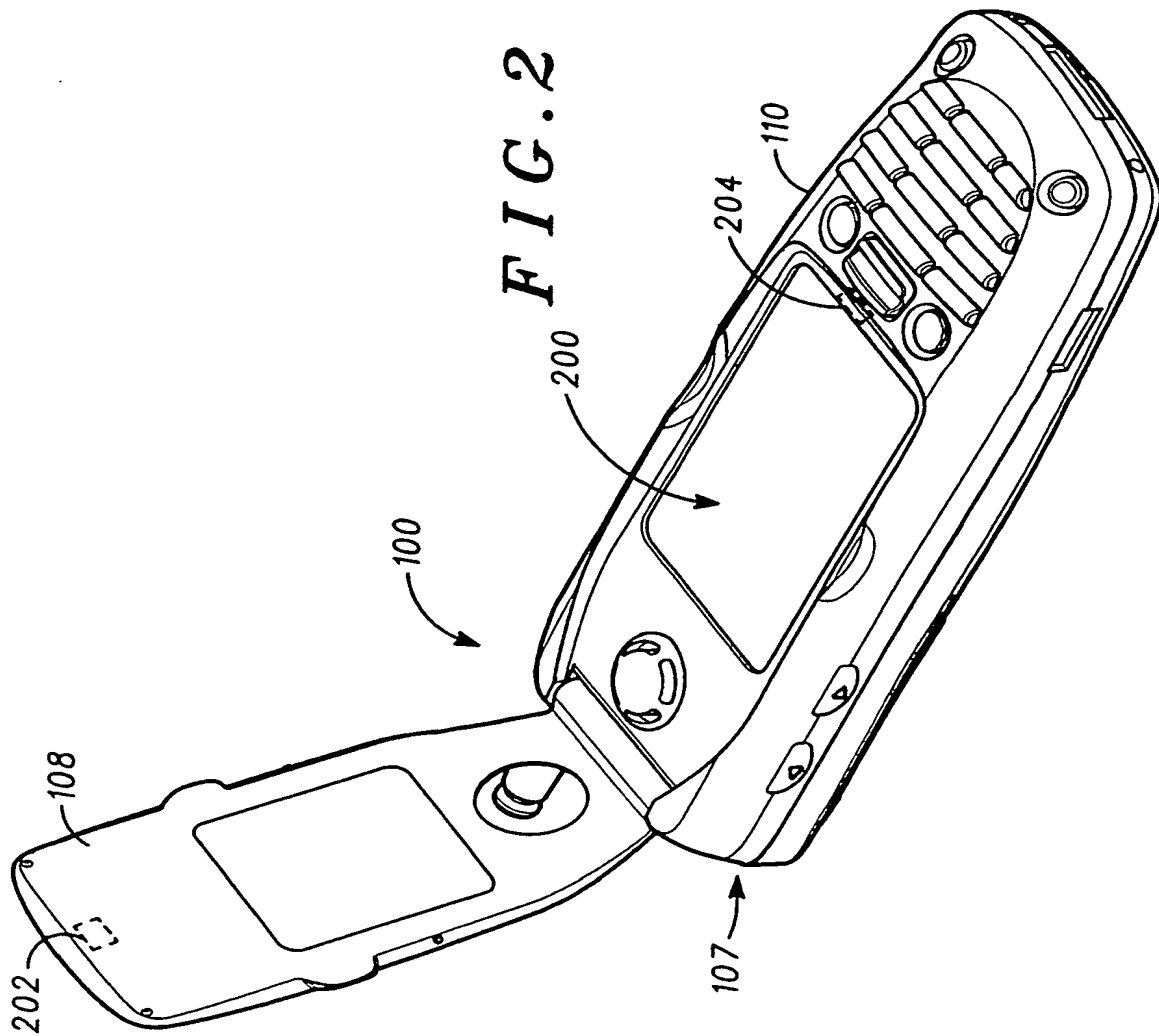


FIG. 1



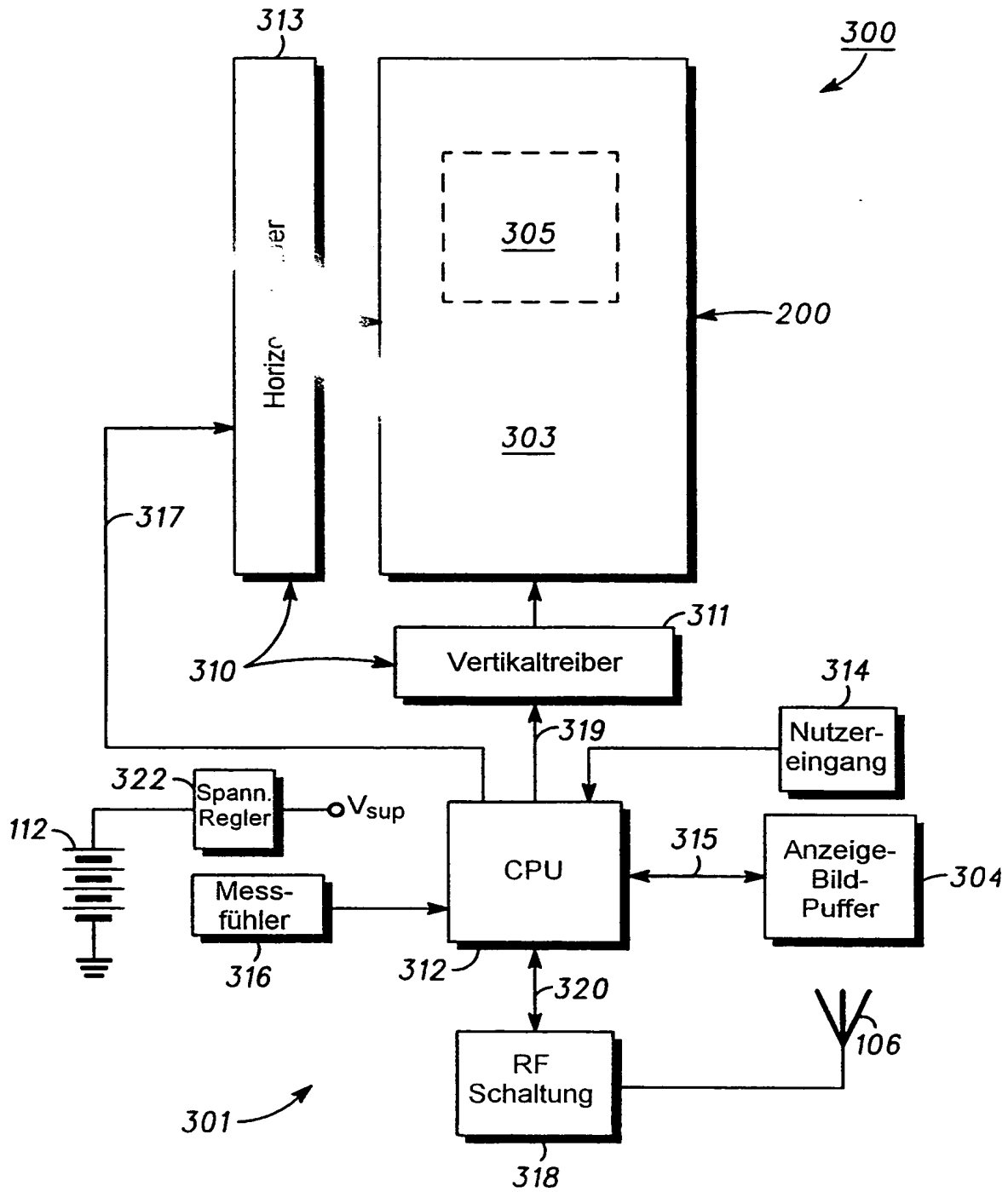


FIG. 3

FIG. 4

